

© EPODOC / EPO

PN - JP58223970 A 19831226
PD - 1983-12-26
PR - JP19820106901 19820623
OPD - 1982-06-23
TI - SOLID-STATE IMAGE PICKUP DEVICE
IN - OKUDA AKIHIDE;OOBA SHINYA;KOIKE NORIO;ANDOU
HARUHISA;IMAIDE TAKUYA
PA - HITACHI LTD
EC - H04N5/30
IC - H01L27/14
FT - 4M118/AA05 ; 4M118/AB01 ; 4M118/BA13 ; 4M118/DB03 ;
4M118/DB06 ; 4M118/DB07 ; 4M118/DD00 ; 4M118/FA02 ;
4M118/FA04 ; 4M118/FA07 ; 4M118/FA16
- 5C024/AA01 ; 5C024/CA02 ; 5C024/CA08 ; 5C024/CA11 ;
5C024/FA01 ; 5C024/FA12 ; 5C024/GA16 ; 5C024/JA09 ;
5C024/JA11 ; 5C024/JA23 ; 5C024/JA24

© WPI / DERWENT

TI - IT CCD solid image pick=up device - utilises charge transfer device
with horizontal and vertical shift registers NoAbstract Dwg0/6
PR - JP19820106901 19820623
PN - JP58223970 A 19831226 DW198406 005pp
PA - (HITA) HITACHI LTD
IC - H01L27/14 ;H04N5/30
OPD - 1982-06-23
AN - 1984-033903 [06]
ORD - 1983-12-26

© PAJ / JPO

PN - JP58223970 A 19831226
PD - 1983-12-26
AP - JP19820106901 19820623
IN - OKUDA AKIHIDE; others:04
PA - HITACHI SEISAKUSHO KK
TI - SOLID-STATE IMAGE PICKUP DEVICE
AB - PURPOSE:To attain high picture quality, by arranging two lines of
picture elements at a region surrounded with vertical shift register
groups and transferring a signal charge of all picture elements
adjacent the vertical shift registers at each field by means of the

THIS PAGE BLANK (USPTO)

vertical shift registers.

- CONSTITUTION: Picture elements are shared at both sides of a double transfer three phase CTD being a vertical shift register, the vertical position of the picture elements at both sides is shifted by a half picture element, and the double transfer three-phase CTD possible for simultaneous readout of two columns or a two-phase CTD of high electrode density is used as a horizontal shift register. Since the double transfer three-phase CTD is used for the vertical shift register, the signal charge of all picture elements is read out at each field, and the signal processing is done by reading out columns (a) and (b), (c) and (d) as pairs from the horizontal register at a field and columns (b) and (c), (d) and (e) as pairs from the horizontal shift register at the next field.

I - H04N5/30 ;H01L27/14

ABD - 19840410

ABV - 008078

GR - E237

THIS PAGE BLANK (USPTO)

⑩ 日本国特許庁 (JP)
⑫ 公開特許公報 (A)

⑪ 特許出願公開
昭58—223970

⑤ Int. Cl.³
H 04 N 5/30
H 01 L 27/14

識別記号

庁内整理番号
6940—5C
6819—5F

⑬ 公開 昭和58年(1983)12月26日
発明の数 1
審査請求 未請求

(全 4 頁)

⑭ 固体撮像装置

① 特 願 昭57—106901
② 出 願 昭57(1982)6月23日
⑦ 発 明 者 奥田章秀
横浜市戸塚区吉田町292番地株
式会社日立製作所家電研究所内
⑦ 発 明 者 大場信彌
国分寺市東恋ヶ窪一丁目280番
地株式会社日立製作所中央研究
所内
⑦ 発 明 者 小池紀雄
国分寺市東恋ヶ窪一丁目280番

地株式会社日立製作所中央研究
所内
⑦ 発 明 者 安藤治久
国分寺市東恋ヶ窪一丁目280番
地株式会社日立製作所中央研究
所内
⑦ 発 明 者 今出宅哉
横浜市戸塚区吉田町292番地株
式会社日立製作所家電研究所内
⑧ 出 願 人 株式会社日立製作所
東京都千代田区丸の内1丁目5
番1号
⑭ 代 理 人 弁理士 薄田利幸

明 細 書

1 発明の名称 固体撮像装置
2 特許請求の範囲

1. 半導体基板上に2次元的に配列された画素と、その画素で発生した信号電荷を水平走査方向に対して垂直方向に転送する垂直シフトレジスタ群と水平走査方向に転送する水平シフトレジスタ群より成る固体撮像装置において、該垂直シフトレジスタ群に囲まれた領域に2行の画素を配し、各フィールドで該垂直シフトレジスタの両隣の全面素の信号電荷をその垂直シフトレジスタで転送することを特徴とした固体撮像装置。

3 発明の詳細な説明

本発明は水平および垂直シフトレジスタにCTD (Charge Transfer Device) を利用したIL—CCD形 (InterLine Transfer Charge Coupled Device) の固体撮像装置の改良に関するものである。

第1図は従来のIL—CCDの構成を示す図

である。1は画素、2は垂直シフトレジスタ、3は水平シフトレジスタ、4は出力アンプである。垂直シフトレジスタとして2相駆動(2相のクロックパルスにより動作させる)のCTDを用いた従来のIL—CCDの動作を以下に簡単に説明する。あるフィールドの垂直掃線期間中に1列おき(a, b, c, d列)の画素に蓄積された信号電荷を垂直2相CTDに転送し、各水平掃線期間中に1列分(例えばd列)の信号電荷を水平シフトレジスタに転送すべく垂直2相CTDを駆動し、各水平走査期間では水平シフトレジスタを駆動して、一水平走査分の信号電荷を出力アンプより読み出す。同様に次のフィールドでは前のフィールドで読出さなかった列(a', b', c', d'列)の信号電荷を読み出す。

このように従来例では、垂直2相CTDの電極密度またはその構造上、aからd'列までの全列の信号電荷を各フィールドですべて読み出すことができず、そのためフィールド残像が発生する欠点がある。

また一水平走査でa列とb列を時間的に同時に読み出すことができないため、2列分の信号が同時に必要な通常の信号処理においては1H遅延線を必要とする欠点がある。

また一列離れた画素間での垂直相関を利用した信号処理を行なうため、にせ信号が発生しやすい欠点がある。

垂直シフトレジスタに2相CTDを用いて、各フィールドで全画素の信号電荷を読み出して、上記欠点を解消するには第2図で示すように2相CTDの電極密度を従来の倍にする必要がある。しかし乍ら、画素部の垂直方向の長さ6~7mmのなかに500個前後の画素を組み込むとすると、第2図の場合1ステージ(2相分)のピッチは12~14μm、1相あたりのピッチは6~7μm程度にしなければならず、これは現在の加工プロセス技術では困難である。

- (1) この問題を解決する1つの策として、3相のうちの2相に2個の信号電荷を入れて転送するダブル転送3相方式のCTDを垂直シフ

トレジスタとして用いることが考えられる。

第3図に示すように垂直シフトレジスタにダブル転送3相CTDを用いれば6~7mmのなかに500個前後の画素を組み込む場合、1ステージ(3相分)のピッチは24~28μm、1相あたりのピッチは9μm程度でよく、これは現在のプロセス技術でも実現可能な値である。

よって第3図のようにダブル転送3相CTDを用いれば、各フィールドで全画素の信号電荷を読み出すことができ、それによりフィールド残像の抑圧垂直解像度の向上、にせ信号の抑圧が可能となりまた1H遅延線も不要となる。この構成のILECCDに関しては公知である。

しかしながら、第3図に示した例では、垂直解像度の改善は可能となるが、水平方向の画素ピッチはかわらず、水平解像度は改善されないまま欠点として残されている。

また、垂直シフトレジスタである3相CTDにおいて、1ステージ(3相)に付属している画素が片側2個であるため、3相CTDを駆動

するための電極をスペース的に無駄なく画素ごとに同等に配置することができないという欠点も併せもっている。

- (2) 現在の加工プロセス技術で各フィールドで全画素の信号電荷読み出しを可能にする垂直シフトレジスタとしてダブル転送3相CTDのはかに、転送方向に平行に2つに分割した2相CTD(ここでは以降2分割形2相CTDと呼ぶことにする)がある。2分割形2相CTDを垂直シフトレジスタに用いたILECCDを第4図に示す。この構成のILECCDに関しても公知である。第4図に示した例は、各フィールドで全画素の信号電荷を読み出すことができるため第3図の例と同様のメリットをもつ。しかしながら第3図の例と同様に水平解像度は改善されないまま欠点として残されている。また、画素に隣接したオーバーフローレインを設けにくいという欠点ももっている。

本発明の目的は、フィールド残像がなく高解

像度でにせ信号のすくない高画質のILECCD形固体撮像装置を提供することにある。

第3図または第4図において、水平方向の画素ピッチをあげるには、第5図または第6図に示すように一画素の水平方向の寸法を狭くしかつ垂直方向の寸法を広くして、1ステージに付属する2画素をそのCTDの両側にふりわけるようにすればよい。ここで両側にふりわけられた画素はインターレース実行のために垂直方向に半画素分ずらすとする。このようにすれば第3図の従来素子に比べて水平方向の画素ピッチはあがり、そのため水平解像度は向上する。

以下、本発明の実施例を第5図以下で説明する。第5図は本発明の一実施例を示す図である。垂直シフトレジスタであるダブル転送3相CTDの両側に画素をふりわけ、両側の画素の垂直位置を半画素分ずらし、水平シフトレジスタに2列同時読み出しが可能なダブル転送3相CTDまたは高電極密度の2相CTDを用いる。

垂直シフトレジスタにダブル転送3相CTD

を用いているため、各フィールドで全面素の信号電荷を読み出すことができるが、あるフィールドではa列とb列、c列とd列をペアにして水平レジスタより読み出し、次のフィールドではb列とc列、d列とe列をペアにして水平シフトレジスタより読み出し信号処理を行なう。このようにして擬似インターレースを行なう。

第6図は本発明の一実施例を示す図である。垂直シフトレジスタにダブル転送3相CTDのかわりに2分割形2相CTDを用いる以外は第5図の例と構成・動作とも同じである。

第5～6図に示した実施例によれば、各フィールドでの全面素の信号電荷読み出しと、2列同時読み出しによる擬似インターレースが可能で、さらに水平方向の画素ピッチをあげることができる。よってフィールド残像のない、にせ信号の少ないかつ、垂直・水平方向ともに高解像度の画像をえることができる。

また、第5図に示した実施例によれば、第3図に示した例とくらべて垂直の3相CTDを駆

動するための電極をスペース的に無駄なく画素ごとに同等に配置することができるという効果がある。

また、第6図に示した実施例によれば、第4図に示した例と比べて画素に隣接したオーバーフローレインを設けやすいという効果がある。

以下に、本発明の効果を列記する。

- (1) 各フィールドで全面素の信号電荷を読み出すためフィールド残像が発生しない。
- (2) 各フィールドで全列の信号電荷を読み出すために、垂直解像度が向上する。
- (3) 水平レジスタに2列同時読み出しが可能な水平レジスタを用いるため、1H遅延線を必要としない。そのため信号処理が容易になる。
- (4) 上下にとなりあった画素で垂直相関をとって信号処理をするため、垂直方向のにせ信号が少なくなる。
- (5) 水平方向の画素ピッチが上がるため水平方向の解像度があがる。

図面の簡単な説明

第1図は従来のIL-CCD形固体撮像装置を説明する図である。第2図～第4図は本発明を説明するための図である。第5図～第6図は本発明の実施例を示す図である。

- 1 … 画素
- 2 … 2相CTD
- 3 … 水平シフトレジスタ
- 4 … 出力アンプ
- 5 … ダブル転送3相CTD
- 6 … 2分割形2相CTD
- 7 … ダブル転送3相CTDまたは2相CTD



